

Diseño de una celda básica CNN/PWL

Williams Ortiz-Martinez, Luis Hernandez- Martinez, Ma. Teresa Sanz-Pascual, Arturo Sarmiento-Reyes, Pedro Rosales-Quintero¹

¹ Instituto Nacional de Astrofísica, Óptica y Electrónica, Departamento de Electrónica. Luis Enrique Erro No. 1; Tonantzintla, Puebla, México
[williams, luish]@inaoep.mx

RESUMEN

El presente trabajo trata del diseño de una celda básica para una Red Celular No lineal/Neuronal conocida como CNN por sus siglas en ingles (Cellular Neural Nonlinear/Network), identificando su respuesta no lineal mediante la técnica PWL (Piecewise-linear). Se presenta el diseño de una celda básica de manera ideal y de manera real haciendo uso de amplificadores de transconductancia (OTAS), y de espejos de corriente utilizando tecnologías AMI de 0.5 micras. Se describen las tres etapas que conforman la celda, comenzando por su principio de funcionamiento.

Palabras claves: CNN, Piecewise-linear, OTAS

Design of a basic cell CNN/PWL

ABSTRACT

This paper deals with the design of a basic cell for a Cellular Neural Nonlinear/Network, identifying its nonlinear response by the technique PWL (Piecewise-linear). We present the design of an ideal and a real basic cell doing use of operational transconductance amplifiers (OTA) and current mirrors, in the technology AMI of 0.5 microns. The three stages of the cell are described, beginning by their principle of operation and characterization.

KeyWords: CNN, Piecewise-linear, OTAS

1. INTRODUCCIÓN

Una CNN es un arreglo N-Dimensional de varios sistemas dinámicos idénticos llamados celdas, las cuales se encuentran interconectadas entre ellas, cuyas variables de estado son señales de valor continuo y están localizadas dentro de un radio finito. Por tanto podemos definir que una CNN es un circuito análogo no lineal que procesa señales en tiempo real y está hecho de un agregado masivo de circuitos reproducidos a espacios regulares, llamados celdas, las cuales se pueden comunicar directamente con sus vecinos más cercanos, y mediante propagación dinámica con las demás celdas que no la rodean directamente [1],[2].

Desde su aparición en 1988 por Leon O. Chua y L. Yang, se han desarrollado una gran cantidad de estudios sobre este modelo y sus aplicaciones, pero su principal aplicación ha sido en el procesamiento digital de imágenes. Una imagen en escala de grises se codifica mediante un byte para cada píxel, dando un total de 256 niveles de gris, es decir, los valores de todos los pixeles se encuentran en el intervalo (0,255). Este intervalo puede normalizarse a [0,1], correspondiendo el 0 al

color más oscuro (negro) y el 1 al color más claro (blanco) [3][4].

2. CARACTERÍSTICAS DE LA CNN

La característica más identificada de la CNN es la conexión entre las unidades, llevadas a cabo localmente. Las comunicaciones entre celdas no conectadas directamente son obtenidas al pasar a través de otras celdas debido a los efectos de la propagación dinámica [5].

La figura 1 muestra la estructura básica de una CNN.

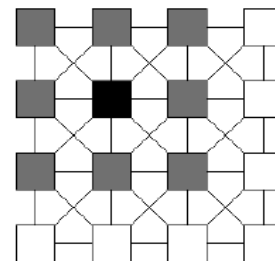


Figura 1. Estructura de una CNN

Las celdas marcadas en gris representan la vecindad de la celda negra. La vecindad incluye a la propia celda negra. Esto se llama una vecindad de 3 x 3. De la misma manera podemos definir vecindades de celdas de 5x5, de 7x7, etc.

2.1 Descripción de una celda básica

La unidad básica del circuito de CNN se llama celda, y todas las celdas que son parte de la CNN contienen los mismos elementos y la misma estructura de circuito (figura 2). El espacio de estados es una herramienta muy poderosa para describir el comportamiento de sistemas dinámicos. Un sistema dinámico no lineal exhibe tres estados.

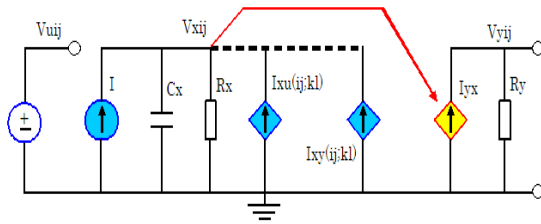


Figura 2. Circuito ideal de una celda C(i,j)

Cada celda C(i,j) contiene:

- Una fuente de voltaje independiente (E_{ij}) como entrada.
- Una fuente de corriente independiente (I).
- Dos fuentes de corriente controladas por voltaje lineales I_{xy}(i,j;k,l) e I_{xu}(i,j;k,l).
- Una fuente de corriente controlada por voltaje como elemento de salida.
- Un capacitor (C).
- Dos resistores lineales (R_x y R_y).

La celda cuenta con un único elemento no lineal, que es la fuente de corriente controlado por voltaje:

$$I_{YX} = (1/R_Y)(V_{x_{ij}})$$

En la figura 3, se muestra el comportamiento PWL del elemento no lineal.

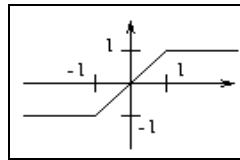


Figura 3. Respuesta PWL del elemento no lineal

En la no linealidad la función lineal a trozos está dada por:

El comportamiento global de una CNN es caracterizado por un sistema que contiene la señal A (de retroalimentación), la señal B (de control) y la corriente de polarización (I), donde las señales A y B se supone que son iguales para todas las celdas en

la red. En la figura 4 se muestra el diagrama a bloques de una celda en tiempo continuo, donde se pueden observar las diferentes señales que actúan en la celda.

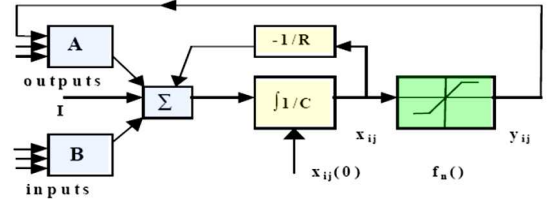


Figura 4. Diagrama a bloques de una celda en tiempo continuo.

Las ecuaciones que describen a la celda básica aplicando KCL y KVL, son las siguientes.

ECUACIÓN DE ENTRADA:

$$V_{u_{ij}} = E_{ij} \quad (1)$$

ECUACIÓN DE ESTADO:

$$C \frac{dv_{x_{ij}}(t)}{dt} = -\frac{1}{R_x} V_{x_{ij}}(t) + \sum A(i,j;k,l) V_{y_{kl}}(t) + \sum B(i,j;k,l) V_{u_{kl}}(t) + I \quad (2)$$

ECUACIÓN DE SALIDA:

$$V_{y_{ij}}(t) = \frac{1}{2} (|V_{x_{ij}}(t) + 1| - |V_{x_{ij}}(t) - 1|) \quad (3)$$

Debido a que la gama de la dinámica y la complejidad de la conexión (conexiones por la celda) son independientes del número de elementos (celdas), la implementación es confiable y robusta.

2.2 Funciones de salida

La salida de una CNN puede tener diferentes formas, y es dependiente de las etapas de entrada y de estado. Algunas funciones de salida no lineales útiles, se muestran en la figura 5.

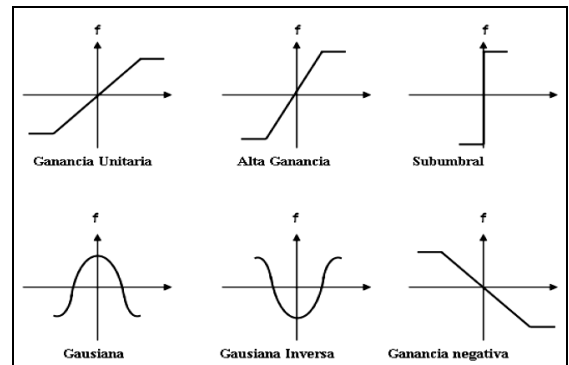


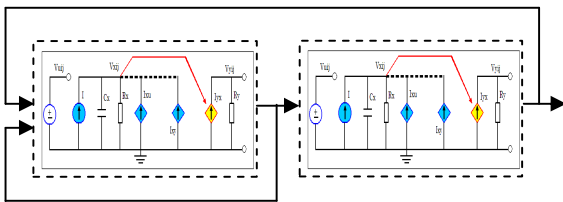
Figura 5. Funciones de salida no lineales.

La salida más conveniente es la de ganancia unitaria ya que si se emplea para el procesamiento digital de imágenes en escala de grises se pueden analizar todos los píxeles de la imagen procesada (256 píxeles).

3. DISEÑO DE LA CELDA BÁSICA IDEAL

La celda básica es la parte fundamental para el desarrollo y formación de toda la red celular neuronal (CNN). Dependiendo de la cantidad y la forma en como se conecten, se podrán usar para diversas aplicaciones.

Se realiza la simulación del circuito ideal de la celda básica mostrado en la figura 2 empleando fuentes de corriente controladas por voltaje ideales. La herramienta de simulación que se utiliza es H-Spice. El circuito ideal de la figura 2 también se conecta a otro circuito idéntico para realizar la simulación de dos celdas en H-Spice, para observar que sucede cuando se conectan mas celdas entre si. Por tanto el circuito empleado para dos celdas es el que se muestra en la figura 6, donde se observa que deben estar retroalimentados.



Esta etapa se puede realizar mediante el uso de OTAs de corriente programable, donde se puede tener un control de la corriente que ofrece el circuito.

El OTA empleado para el diseño de esta etapa es el mostrado en la figura 10, en el cual se cambia la resistencia por transistores MOS diseñados para funcionar en TRIODO, conectados en paralelo.

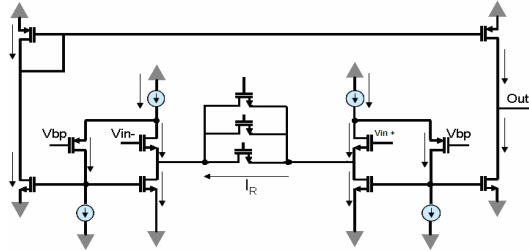


Figura 10. OTA de amplio rango programable

De acuerdo con este circuito los transistores MOS diseñados en Triodo pueden controlar la corriente de acuerdo con el voltaje de la compuerta. Por tanto el control de la corriente del propio OTA depende directamente de las transistores en triodo.

La resistencia mínima de este circuito es la de $10\text{ K}\Omega$ que nos proporciona una corriente de $160\text{ }\mu\text{A}$, y cada transistor tiene una variación de $1\text{ K}\Omega$ que equivale a $8\text{ }\mu\text{A}$ de corriente aproximadamente.

La figura 11 muestra la programabilidad del OTA para diferentes valores de resistencia.

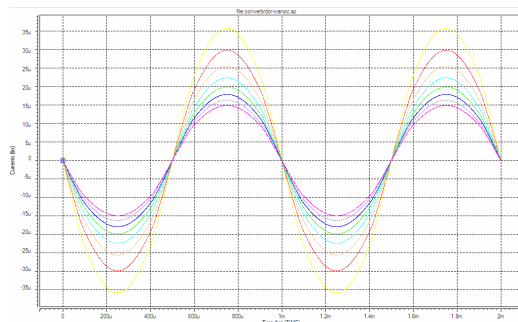


Figura 11. Variaciones de la corriente en el OTA

4.1.2 Etapa de entrada con un OTA sencillo

Por simplicidad se puede usar un OTA simétrico sencillo con valor fijo, como parte del primer diseño de la celda (ver figura 12).

El OTA presentado en la figura 12 es el que se emplea para el diseño de la celda básica en este trabajo.

Los OTAs de la entrada se conectan en forma de seguidor con un transistor a la salida para reducir la impedancia, tal y como se muestra en la figura 13 [7].

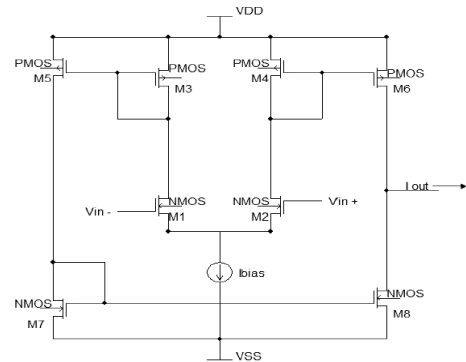


Figura 12. OTA simétrico

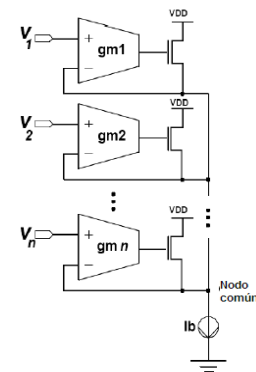


Figura 13. OTAs conectados como seguidor

4.2 Etapa de estado y de salida

La etapa de estado se emplea usando un filtro RC con un OTA, de esta manera la corriente que se obtiene de la entrada se convierte en voltaje y corriente nuevamente, y finalmente la etapa de salida esta formada mediante el uso de espejos de corriente con los cuales se logrará la respuesta de salida PWL de ganancia unitaria, tal y como se muestra en la figura 14 [8].

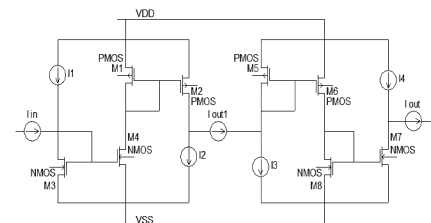


Figura 14. Etapa de salida: Espejos de corriente

5. RESULTADOS OBTENIDOS

A continuación se presentaran los resultados obtenidos en el diseño de la celda básica, comenzando con la celda ideal para proseguir con la celda real.

5.1 Celda ideal

Se realizaron las simulaciones de la celda básica de manera ideal empleando H-SPICE, obteniendo los siguientes resultados los cuales se muestran en la figura 15.

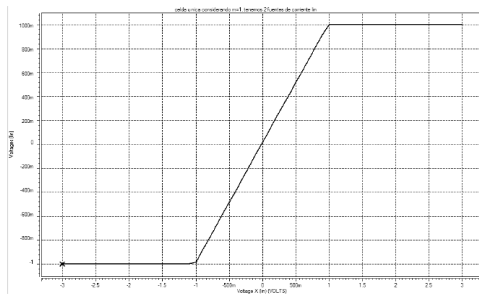


Figura 15. Salida de la celda básica ideal en H-Spice

5.2 Celda real

Como parte del diseño de las tres etapas se realizó la simulación de la celda usando el análisis transitorio a diferentes frecuencias en la señal de entrada, para conocer la frecuencia máxima a la que trabaja la celda.

5.2.1 Señal de entrada a 10 kHz

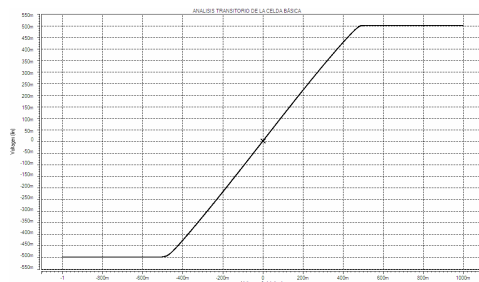


Figura 16. Salida de la celda real a 10 KHz

5.2.2 Señal de entrada a 100 kHz

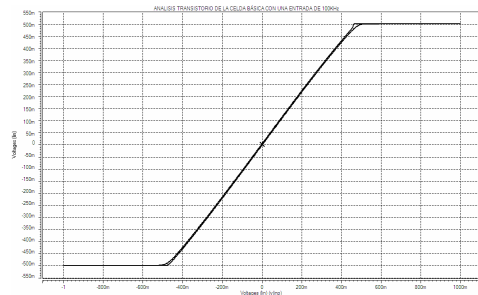


Figura 17. Salida de la celda real a 100 KHz

CONCLUSIONES

Se identificaron los tres bloques que componen una celda básica (etapa de entrada, etapa de estado y etapa de salida) y se propusieron circuitos eléctricos para diseñar cada uno de ellos, haciendo uso de Amplificadores de Transconductancia y de Espejos de Corriente. Así también, se obtuvo la frecuencia máxima de operación a 100KHz, empleando la tecnología de 0.5 micras en H-Spice.

RECONOCIMIENTOS

Se agradece al CONACyT el apoyo otorgado para la realización de este trabajo bajo el proyecto CB-2006-1-60261 y a través de la Beca para estudios de Doctorado # 175987.

REFERENCIAS

1. CHUA, L.O.; YANG, L.: "Cellular Neural Networks: Theory" (en inglés) en *IEEE Trans. Circ. System.*, 35(10), 1988, pp. 1257-1272.
2. CHUA, L.O.; YANG, L.: "Cellular Neural Networks: Applications" (en inglés) en *IEEE Trans. Circ. System.*, 35(10), 1988, pp. 1273-1290.
3. GONZALEZ, R.C.; WOODS, R.E.: "Digital Image Processing" (en inglés), en Addison-Wesley, 1993.
4. YANG, T.: "Cellular Neural Network and Image Processing" (en inglés), en *Nova Science Publishers*, pp. 349, New York 2002.
5. CHUA, L.O.; ROSKA, T.: "The CNN Paradigm" (en inglés) en *IEEE Trans. Circ. System.*, Vol. 40 No. 3, marzo 1993, pp. 147-156.
6. PADILLA, I.; RAMIREZ-ANGULO, J.; CARVAJAL, R.G.; LOPEZ-MARTIN.: "Highly Linear V/I converter with programmable currents mirrors" (en inglés), *IEEE Trans. Circ. System.*, Mayo 2007, pp. 941-944.
7. SANCHEZ-GASPARIANO, L.A.: "Analog CMOS morphological operators for grey-scale image processing" (en inglés), Tesis de maestría, INAOE, México 2005.
8. RAMIREZ-ANGULO, J.; SANCHEZ-SINENCIO, E.; RODRIGUEZ-VAZQUEZ, A.: "A Piecewise-linear

function approximation using current mode circuits” (en inglés), presentado en el congreso ISCAS 1992, San Diego California.

AUTORES

Williams Ortiz-Martinez, recibió su título Universitario por parte del Instituto Politécnico Nacional, en México en 2003. Su maestría en ciencias en electrónica la termino en el 2007 en el Instituto Nacional de Astrofísica, Óptica y Electrónica en Puebla, México. Donde actualmente esta terminando sus estudios de Doctorado en Ciencias en la especialidad de electrónica. Tel/Fax: +52-222-2470517. E-mail: williams@inaoep.mx

Luis Hernandez-Martinez, realizo sus estudios universitarios en la Benemérita Universidad Autónoma de Puebla, en México terminándolo en 1995. Su maestría y doctorado en ciencias en electrónica lo realizo en el Instituto Nacional de Astrofísica, Óptica y Electrónica en 1998 y 2001 respectivamente. En el 2003 realizo su estancia post-doctoral en el Laboratorio de Sistemas no lineales en el EPFL en Lausana Suiza. Actualmente es Investigador Titular A en el Departamento de Electrónica del INAOE, México. Tel/Fax: +52-222-2470517. E-mail: luish@inaoep.mx.

Ma. Teresa Sanz-Pascual, termino su licenciatura en físicas en 1999 en la Universidad de Zaragoza, España. Para después realizar en la misma universidad un diplomando de estudios avanzados en electrónica y su Doctorado terminándolos en el 2001 y 2004 respectivamente. Actualmente es Investigador

Titular A en el Departamento de Electrónica del INAOE, México. Tel/Fax: +52-222-2470517, E-mail: materesa@inaoep.mx.

Arturo Sarmiento-Reyes, obtuvo su doctorado en electrónica de la Universidad Tecnológica de Delft en Holanda en 1994 con una tesis sobre múltiples puntos de operación en circuitos no lineales. Obtuvo su maestría en electrónica de INAOE en 1983 con un trabajo sobre esquemas de compensación en filtros activos. Sus áreas de interés abarcan: Diseño Asistido por Computadora, circuitos no lineales, metodologías de diseño analógico y técnicas de modelado y simulación. Actualmente es Investigador Titular B en el Departamento de Electrónica del INAOE, México. Tel/Fax: +52-222-2470517, E-mail: materesa@inaoep.mx.